

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-137442

(43)Date of publication of application : 31.05.1996

(51)Int.Cl.

G09G 3/36
G02F 1/133
G02F 1/133
H03K 7/08

(21)Application number : 06-275259

(71)Applicant : SONY CORP

(22)Date of filing : 09.11.1994

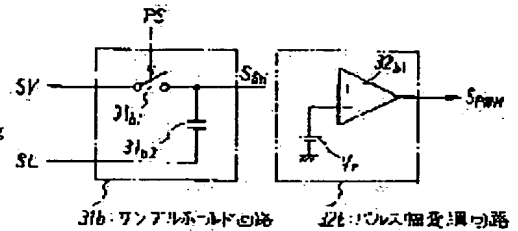
(72)Inventor : IWAMA JUN

(54) PULSE WIDTH MODULATION CIRCUIT AND ELECTROOPTICAL DISPLAY DEVICE USING IT

(57)Abstract:

PURPOSE: To provide a pulse width modulation circuit capable of continuously changing a pulse width.

CONSTITUTION: A sample-and-hold circuit 31b is constituted of a switch 31b1 and a capacitor 31b2, and the switch 31a1 is turned on by a pulse Ps, and a video signal SV is sampled, and the signal superimposing a lamp waveform signal SL on a pixel signal obtained by sampling is obtained as an output signal SSH. The pulse width modulation circuit 32 is constituted of a comparator 32b1, and the signal SSH is supplied to the positive side terminal of the comparator 32b1, and a reference voltage Vr is supplied to the negative side terminal. Since the higher the level of the lamp waveform part of the signal SSH becomes high the higher the level of the pixel signal becomes high, the period when it becomes higher than the comparison reference voltage Vr is increased, and the pulse width of a pulse width modulation signal SPWM outputted from the comparator 32b1 becomes one according to the level of the pixel signal. The pulse width of the signal SPWM is changed continuously according to the level of the pixel signal without performing pulse width modulation after the pixel signal is A/D-converted as usual.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-137442

(43) 公開日 平成8年(1996)5月31日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36				
G 0 2 F 1/133	5 2 0			
	5 5 0			
H 0 3 K 7/08		D		

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平6-275259

(22) 出願日 平成6年(1994)11月9日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 岩間 純

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 山口 邦夫 (外1名)

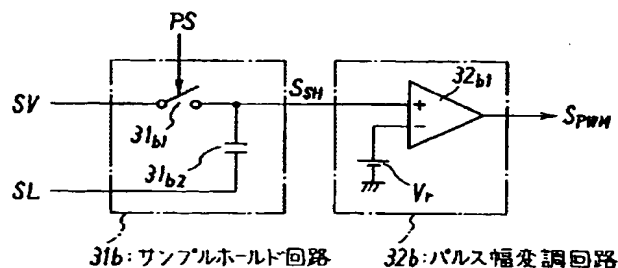
(54) 【発明の名称】 パルス幅変調回路およびそれを使用した電気光学表示装置

(57) 【要約】

【目的】 パルス幅を連続的に変化させることができるパルス幅変調回路を得る。

【構成】 サンプルホールド回路 31b をスイッチ 31b1 及びコンデンサ 31b2 で構成し、パルス P_s でスイッチ 31a1 をオンとしてビデオ信号 S_V をサンプリングし、出力信号 S_{SH} としてサンプリングして得られる画素信号にランプ波形信号 S_L を重畳した信号を得る。パルス幅変調回路 32b を比較器 32b1 で構成し、信号 S_{SH} を比較器 32b1 の正側端子に供給し、その負側端子に基準電圧 V_r を供給する。信号 S_{SH} のランプ波形部のレベルは画素信号のレベルが大きくなるほど大きくなるため比較基準電圧 V_r より大きくなる期間が増加し、比較器 32b1 より出力されるパルス幅変調信号 S_{PWM} のパルス幅は画素信号のレベルに応じたものとなる。従来のように画素信号を A/D 変換した後にパルス幅変調処理をするものでなく、信号 S_{PWM} のパルス幅は画素信号のレベルに応じて連続的に変化する。

実施例の構成



1

【特許請求の範囲】

【請求項 1】 入力アナログ信号に所定時間だけ線形または非線形にレベルが変化する波形信号を重畳する信号重畳手段と、

この信号重畳手段の出力信号のレベルを基準レベルと比較してパルス幅変調信号を得るレベル比較手段とを備えることを特徴とするパルス幅変調回路。

【請求項 2】 入力アナログビデオ信号をサンプリングして画素信号を得ると共に、この画素信号をパルス幅変調回路で変調して画素データとしてのパルス幅変調信号を得るようにした電気光学表示装置において、

上記パルス幅変調回路は、上記画素信号に所定時間だけ線形または非線形にレベルが変化する波形信号を重畳する信号重畳手段と、この信号重畳手段の出力信号のレベルを基準レベルと比較してパルス幅変調信号を得るレベル比較手段とを有してなることを特徴とする電気光学表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、入力アナログ信号のレベルに対応したパルス幅のパルス幅変調信号を得るためのパルス幅変調回路およびそれを使用した電気光学表示装置に関する。

【0002】

【従来の技術】 図 4 は、電気光学表示装置としての TFT 液晶表示装置の構成例を示している。図において、1 は TFT 液晶表示素子であり、2 はゲートドライバ、3 はソースドライバである。ゲートドライバ 2 には水平同期信号 HD および垂直同期信号 VD がタイミング信号として供給される。ソースドライバ 3 にはアナログビデオ信号 SV が供給される他に、クロック信号 CLK および水平同期信号 HD がタイミング信号として供給される。

【0003】 ソースドライバ 3 は、ビデオ信号 SV をサンプリングして 1 ライン分の画素信号を順次得るサンプルホールド回路 31 と、この 1 ライン分の画素信号をそれぞれ変調して画素データとしてのパルス幅変調信号を得るパルス幅変調回路 32 とから構成される。

【0004】 以上の構成において、ゲートドライバ 2 の動作によって 1 水平期間毎に液晶表示素子 1 の TFT (薄膜トランジスタ) が 1 ライン分ずつ順次選択されてオン状態とされ、このオン状態とされている 1 ライン分の TFT のソースにソースドライバ 3 よりそれぞれ画素データとしてのパルス幅変調信号が供給されることで表示動作が行われる。

【0005】 図 5 は、1 画素分に対応するサンプルホールド回路 31a およびパルス幅変調回路 32a を示している。サンプルホールド回路 31a はスイッチ 31a1 およびコンデンサ 31a2 で構成され、サンプリングパルス Ps によってスイッチ 31a1 がオンとされることでビデオ信号 SV のサンプリングが行われる。

2

【0006】 また、パルス幅変調回路 32a は A/D 変換部 32a1 およびパルス幅変調信号発生部 32a2 で構成される。すなわち、サンプルホールド回路 31a でサンプリングされて出力される画素信号 Ss はパルス幅変調回路 32a の A/D 変換部 32a1 でデジタル信号に変換された後に発生部 32a2 に供給される。そして、この発生部 32a2 より画素信号 Ss のレベルに応じたパルス幅を有するパルス幅変調信号 SPWM が出力される。

【0007】

10 【発明が解決しようとする課題】 図 5 に示すようなパルス幅変調回路 32a では、A/D 変換部 32a1 で画素信号 Ss をデジタル値に変換した後に、そのデジタル値に基づいて発生部 32a2 よりパルス幅変調信号 SPWM を出力するものである。そのため、A/D 変換部 32a1 の制限によりパルス幅変調信号 SPWM のパルス幅を段階的にしか変化させることができないという問題点があった。

20 【0008】 そこで、この発明では、出力パルス幅変調信号のパルス幅を入力アナログ信号のレベルに応じて連続的に変化させることができるパルス幅変調回路およびそれを使用した電気光学表示装置を提供するものである。

【0009】

【課題を解決するための手段】 請求項 1 の発明に係るパルス幅変調回路は、入力アナログ信号に所定時間だけ線形または非線形にレベルが変化する波形信号を重畳する信号重畳手段と、この信号重畳手段の出力信号のレベルを基準レベルと比較してパルス幅変調信号を得るレベル比較手段とを備えるものである。

30 【0010】 請求項 2 の発明に係る電気光学表示装置は、入力アナログビデオ信号をサンプリングして画素信号を得ると共に、この画素信号をパルス幅変調回路で変調して画素データとしてのパルス幅変調信号を得るようにした電気光学表示装置において、パルス幅変調回路は、画素信号に所定時間だけ線形または非線形にレベルが変化する波形信号を重畳する信号重畳手段と、この信号重畳手段の出力信号のレベルを基準レベルと比較してパルス幅変調信号を得るレベル比較手段とを有してなるものである。

【0011】

40 【作用】 請求項 1 の発明においては、入力アナログ信号に所定時間だけ線形または非線形にレベルが変化する波形信号、例えばランプ波形信号を重畳し、その信号レベルを基準レベルと比較してパルス幅変調信号を得るものであり、従来のように A/D 変換部でデジタル信号に変換した後に処理してパルス幅変調信号を得るものと異なっており、出力パルス幅変調信号のパルス幅を入力アナログ信号のレベルに応じて連続的に変化させることが可能となる。

50 【0012】 請求項 2 の発明においては、パルス幅変調回路では画素信号に所定時間だけ線形または非線形にレ

ベルが変化する波形信号、例えばランプ波形信号を重畳し、その信号レベルを基準レベルと比較してパルス幅変調信号を得るため、従来のようにA/D変換部でデジタル信号に変換した後に処理してパルス幅変調信号を得るものと異なって、パルス幅変調回路の出力パルス幅変調信号のパルス幅を画素信号のレベルに応じて連続的に変化させることができ、表示画像の画質の向上を図ることが可能となる。

【0013】

【実施例】以下、図1を参照しながら、この発明の一実施例について説明する。本例も図1に示すようなTFT液晶表示装置のソースドライバ3に適用した例である。図1は1画素分に対応するサンプルホールド回路31bおよびパルス幅変調回路32bを示している。

【0014】サンプルホールド回路31bはスイッチ31b1およびコンデンサ31b2で構成される。すなわち、スイッチ31b1の一端にはアナログビデオ信号SVが供給され、このスイッチ31b1の他端はコンデンサ31b2の一端と接続され、このコンデンサ31b2の他端には所定時間tだけ線形にレベルが変化する波形信号、本例ではランプ波形信号SL（図3Aに図示）が供給される。

【0015】この場合、サンプリングパルスPsによってスイッチ31b1がオンとされることでビデオ信号SVのサンプリングが行われるが、サンプルホールド回路31bの出力信号、従ってスイッチ31b1およびコンデンサ31b2の接続点に得られる信号SSHはビデオ信号SVよりサンプリングされて得られる画素信号Ssにランプ波形信号SLが重畳されたものとなる。

【0016】なお、液晶表示素子1が水平方向にn画素を有するものであるとき、各画素のサンプルホールド回路31bには、それぞれ図2Aに示すビデオ信号SVの1水平期間中で同図Bに示すように順次タイミングをずらしたn個のサンプリングパルスPs1~Psnが供給されてサンプリングが行われる。

【0017】また、パルス幅変調回路32bは比較器32b1で構成される。すなわち、サンプルホールド回路31bの出力信号SSHは比較器32b1の正側端子に供給され、この比較器32b1の負側端子には比較基準電圧Vrが供給される。比較基準電圧Vrのレベルは、例えばランプ波形信号SLの最大レベルと等しく設定される（図3Aに図示）。比較器32b1からは、信号SSHが比較基準電圧Vrより大きいときはハイレベル「H」となり、一方信号SSHが比較基準電圧Vr以下であるときはローレベル「L」となる信号が得られる。そして、パルス幅変調回路32b、従って比較器32b1の出力信号がパルス幅変調信号SPWMとして出力される。

【0018】以上の構成において、図2A、Bに示すようにビデオ信号SVをサンプリングパルスPs1、Ps2、・・・、Psnでそれぞれサンプリングして得られる画素信号SsがV1、V2、・・・、Vnであるとき、サン

ルホールド回路31bの出力信号SSHはそれぞれ画素信号V1、V2、・・・、Vnにランプ波形信号SLが重畳されたものとなる。すなわち、サンプルホールド回路31bの出力信号SSHのランプ波形部のレベルは画素信号Ssのレベルが大きくなるほど大きなものとなる。図3Aの破線a、一点鎖線b、二点鎖線cは、それぞれ画素信号V1、V2、Vnにランプ波形信号SLを重畳した信号を示している。

【0019】上述したようにサンプルホールド回路31bの出力信号SSHのランプ波形部のレベルはサンプリングされて得られる画素信号Ssのレベルが大きくなるほど大きなものとなるため、サンプリングされて得られる画素信号Ssのレベルが大きくなるほど信号SSHの比較基準電圧Vrより大きくなる期間が増加する。したがって、パルス幅変調回路32bからは画素信号Ssのレベルが大きくなるほどパルス幅が大きくなるパルス幅変調信号SPWMが得られることとなる。図3Bには、画素信号SsがV1、V2、Vn（V1<V2<Vn）であるとき、それぞれパルス幅変調信号SPWMとして出力される信号S1、S2、Snを示している。

【0020】このように本例において、サンプルホールド回路31bではサンプリングされて得られる画素信号Ssにランプ波形信号SLが重畳されると共に、このサンプルホールド回路31bの出力信号SSHがパルス幅変調回路32bの比較器32b1で比較基準電圧Vrと比較されてパルス幅変調信号SPWMが得られるものである。そのため、従来のように画素信号をA/D変換した後に変調処理するものと異なり、パルス幅変調信号SPWMのパルス幅は画素信号のレベルに応じて連続的に変化したものとなり、表示画像の画質の向上を図ることができる。

【0021】なお、上述実施例においては、サンプリングして得られる画素信号Ssに所定時間だけ線形にレベルが変化するランプ波形信号SLを重畳して画素信号Ssのレベルに対してパルス幅が線形に変化するパルス幅変調信号SPWMを得るものを示したが、画素信号Ssに所定時間だけ非線形に（例えば対数関数的あるいは指数関数的に）レベルが変化する信号を重畳するように構成することで、画素信号Ssのレベルに対してパルス幅が非線形に変化するパルス幅変調信号SPWMを得ることができる。また、所定時間だけ線形にレベルが変化する信号としてはランプ波形信号SLに限定されるものではなく、例えば三角波形信号等も考えられる。

【0022】また、上述実施例においては、サンプルホールド回路31bの出力信号SSHをパルス幅変調回路32bの比較器32b1の正側端子に供給すると共に、その比較器32b1の負側端子に比較基準電圧Vrを供給して画素信号Ssのレベルが大きくなるほどパルス幅が大きくなるパルス幅変調信号SPWMを得るようにしたものであるが、信号SSHを比較器32b1の負側端子に供給する

5

と共に、その比較器 3 2 b 1 の正側端子に比較基準電圧 V_r を供給するように構成することで、画素信号 S_s のレベルが大きくなるほどパルス幅が小さくなる負極性のパルス幅変調信号 SPWM を得ることができる。

【0023】また、上述実施例は TFT 液晶表示装置のソースドライバ 3 に適用したものであるが、この発明はパルス幅変調信号 SPWM で各画素部分の電気光学特性を変化させて画像表示を行うことができる電気光学表示装置のドライバ部分に同様に適用できることは勿論である。

【0024】

【発明の効果】請求項 1 の発明によれば、入力アナログ信号に所定時間だけ線形または非線形にレベルが変化する波形信号、例えばランプ波形信号を重畳し、その信号レベルを基準レベルと比較してパルス幅変調信号を得るものであり、従来のように A/D 変換部でデジタル信号に変換した後に処理してパルス幅変調信号を得るものと異なって、出力パルス幅変調信号のパルス幅を入力アナログ信号のレベルに応じて連続的に変化させることができる。

【0025】請求項 2 の発明によれば、パルス幅変調回路では画素信号に所定時間だけ線形または非線形にレベルが変化する波形信号、例えばランプ波形信号を重畳し、その信号レベルを基準レベルと比較してパルス幅変

6

調信号を得るため、従来のように A/D 変換部でデジタル信号に変換した後に処理してパルス幅変調信号を得るものと異なって、パルス幅変調回路の出力パルス幅変調信号のパルス幅を画素信号のレベルに応じて連続的に変化させることができ、表示画像の画質の向上を図ることができる。

【図面の簡単な説明】

【図 1】この発明の一実施例を示す構成図である。

【図 2】ビデオ信号のサンプリングタイミングを説明するための図である。

【図 3】サンプルホールド回路の出力信号とパルス幅変調信号の関係を示す図である。

【図 4】TFT 液晶表示装置の構成例を示す図である。

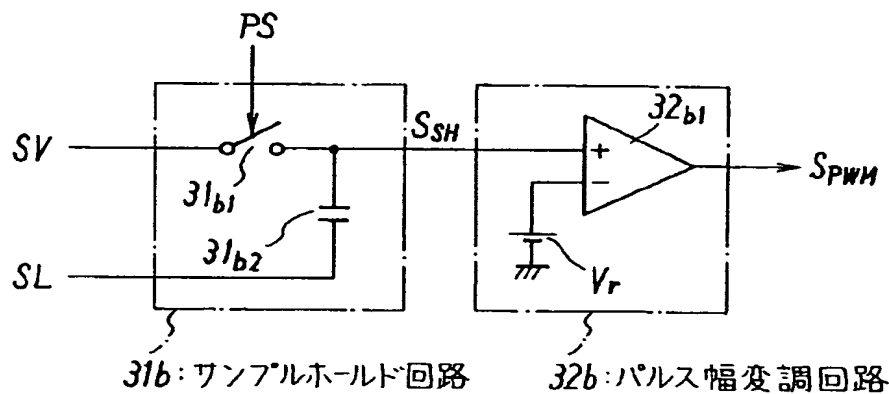
【図 5】従来のパルス幅変調回路の一例を示す構成図である。

【符号の説明】

- 1 TFT 液晶表示素子
- 2 ゲートドライバ
- 3 ソースドライバ
- 3 1, 3 1 b サンプルホールド回路
- 3 1 b 1 スイッチ
- 3 1 b 2 コンデンサ
- 3 2, 3 2 b パルス幅変調回路
- 3 2 b 1 比較器

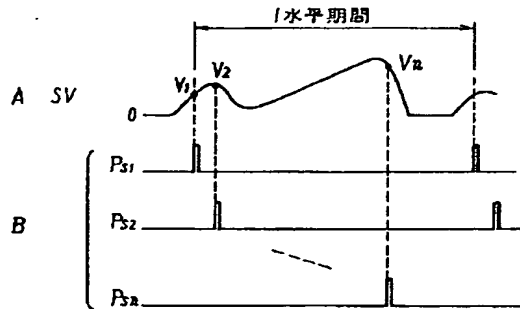
【図 1】

実施例の構成

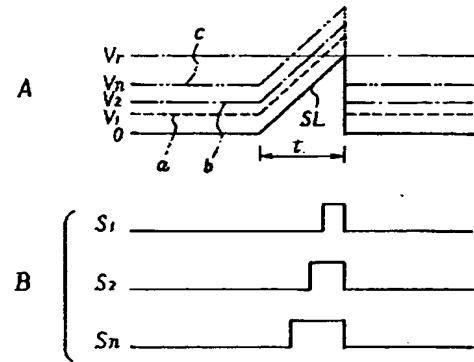


【図 2】

ビデオ信号のサンプリングタイミング

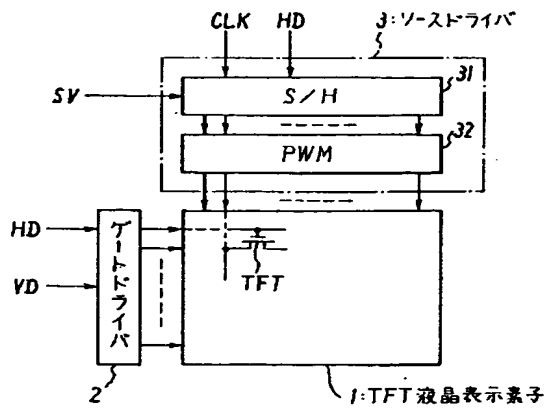


【図 3】

サンプルホールド回路の出力信号と
パルス幅変調信号の関係

【図 4】

TFT 液晶表示装置の構成例



【図5】

従来の構成

